

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-098045

(43)Date of publication of application : 14.04.1998

(51)Int.Cl.

H01L 21/321

H01L 21/60

(21)Application number : 08-249969

(71)Applicant : NEC CORP

(22)Date of filing : 20.09.1996

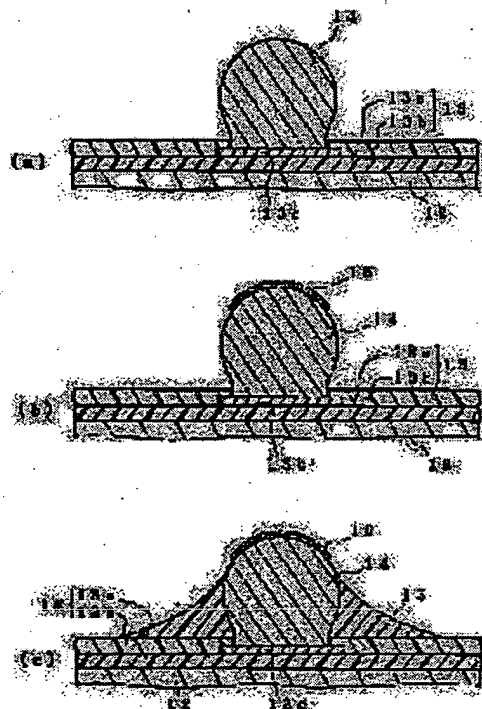
(72)Inventor : SHOJI KAZUTAKA

(54) FORMATION OF BUMP ELECTRODE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent cracks or the like from being generated in a bump electrode, even if a thermal stress is generated in the bump electrode by a method wherein a first film, which does not have affinity with a second film and consists of an organic material or a high-molecular material, is formed on the point part of the bump electrode.

SOLUTION: A solder bump 14 is provided on the electrode formation surface of a semiconductor chip 12 via an interposer 13, formed by forming a base film 13a, which consists of a film made of a polyimide, and a solder resist 13b, which is formed on the surface of this base film 13a and consists of a polyimide synthetic resin material. A film 16 for mask use, which is a first film, is formed on the tip part of this solder bump 14 and thereafter, a resin film 15, which is a second film, is formed on the interposer 13 in such a way that the base part of the bump 14 is buried in the solder resist 13b, consisting of the synthetic resin material and the film 15 being applied on the solder resist 13b in such a way that the point of the bump 14 is exposed. After the film 15 has cured, the film 16 is removed from the bump 14. Accordingly, the generation of cracks or the like in a bump electrode can be prevented.



LEGAL STATUS

[Date of request for examination]

20.09.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2861965

[Date of registration]

11.12.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-98045

(43) 公開日 平成10年(1998) 4月14日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/321

H 0 1 L 21/92

6 0 2 L

21/60

3 1 1

21/60

3 1 1 S

21/92

6 0 4 F

6 0 4 S

審査請求 有 請求項の数 7 O L (全 10 頁)

(21) 出願番号

特願平8-249969

(22) 出願日

平成 8 年 (1996) 9 月 20 日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 庄司 一隆

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

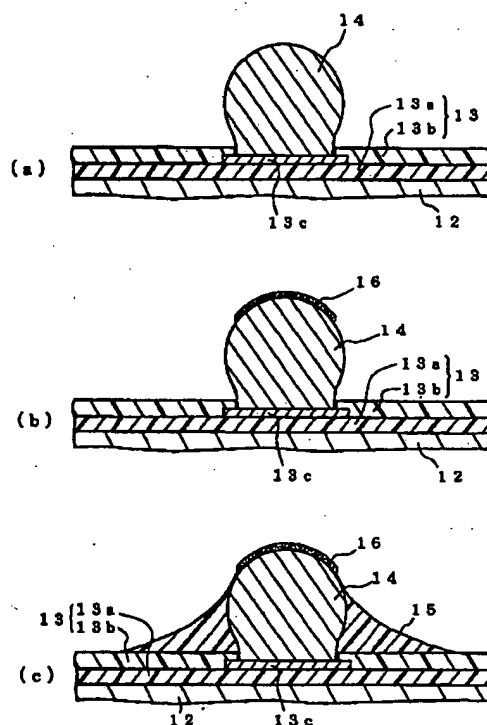
(74) 代理人 弁理士 山川 政樹

(54) 【発明の名称】 突起電極の形成方法

(57) 【要約】

【課題】 熱応力が生じてクラックなどが発生せず、実装後も簡単に実装物を基板から外すことができる突起電極を形成する方法を提供する。

【解決手段】 半田バンプ 14 の先端部に樹脂膜 15 とは親和性がないマスク用膜 16 を形成する。次に、バンプ形成面に樹脂膜 15 を半田バンプ 14 の基部が埋没するように形成する。樹脂膜 15 が硬化した後にマスク用膜 16 を除去する。



【特許請求の範囲】

【請求項1】 突起電極形成面に設けた突起電極の先端部に有機材料または高分子材料からなる第1の膜を形成し、次いで、前記突起電極形成面に高分子材料からなる第2の膜を突起電極の基部が埋没するように形成し、この第2の膜が硬化した後に前記第1の膜を除去する突起電極の形成方法であって、前記第1の膜を、前記第2の膜とは親和性がない材料としたことを特徴とする突起電極の形成方法。

【請求項2】 請求項1記載の突起電極の形成方法において、第1の膜を除去するときにこれを溶剤で溶解することを特徴とする突起電極の形成方法。

【請求項3】 請求項1記載の突起電極の形成方法において、第1の膜の除去を超音波洗浄法によって行うことを特徴とする突起電極の形成方法。

【請求項4】 突起電極形成面に設けた突起電極の先端部に有機材料または高分子材料からなる第1の膜を形成し、次いで、前記突起電極形成面に高分子材料からなる第2の膜を突起電極の基部が埋没するように形成する突起電極の形成方法であって、前記第1の膜を、前記第2の膜とは親和性がない材料であって、第2の膜を形成する工程で加える熱により除去される材料によって形成することを特徴とする突起電極の形成方法。

【請求項5】 請求項1ないし請求項4のうち何れか一つの突起電極の形成方法において、マスクを使用する印刷法によって第1の膜を形成することを特徴とする突起電極の形成方法。

【請求項6】 請求項1ないし請求項4のうち何れか一つの突起電極の形成方法において、第1の膜の材料からなる液体が表層を構成する転写部材を突起電極に押付けることによって第1の膜を形成することを特徴とする突起電極の形成方法。

【請求項7】 請求項1ないし請求項4のうち何れか一つの突起電極の形成方法において、第1の膜の材料からなる液体の液面に突起電極の先端部を浸漬させることによって第1の膜を形成することを特徴とする突起電極の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体チップあるいは半導体装置と基板との間の電気的接続に用いる突起電極の形成方法に関するものである。

【0002】

【従来の技術】 従来、半導体チップを基板に実装する手法としてフリップチップ実装がある。このフリップチップ実装によって半導体チップを基板に実装するには、半導体チップの電極に金や半田からなる突起電極を設け、この突起電極を基板のランドに重ねた状態で熱圧着またはリフロー炉などで加熱し溶融させた後、冷却することによって実施している。このフリップチップ実装によ

て基板に半導体チップを実装した状態を図4に示す。

【0003】 図4は従来のフリップチップ実装の例を示す断面図で、同図において、符号1は半導体チップ、2は半導体チップ1に設けた半田ボールからなる突起電極、3はプリント基板を示す。この基板3は、合成樹脂からなる母材3aの実装面（図において上側の面）に配線パターン（図示せず）とソルダレジスト層4を形成し、配線パターンの半田付け用ランドに前記突起電極2が接合している。

【0004】 また、半導体チップをプリント配線板に実装して封止した構造の半導体装置を実装用基板などに実装するには、この半導体装置を一般にBGAと呼称される形態に形成し、前記フリップチップ実装と同様にリフロー炉を用いて半田付けすることがある。BGA（Ball Grid Array）型半導体装置は、半導体チップを実装したプリント配線板の裏面に半田ボールからなる突起電極（半田パンパ）を2次元エリア状に多数設けた構造を採っている。この実装構造も図4で示した構造と同じ構造を採っている。

【0005】

【発明が解決しようとする課題】 しかるに、上述したように突起電極2を使用して半導体チップ1あるいはBGA型半導体装置を基板に実装する構成を採る場合、長期間にわたって使用すると、図4中に符号5で示すように突起電極2の基部にクラックが生じることがあった。このようにクラック5が生じるのは、半導体チップ1あるいはBGA型半導体装置の熱膨張率と、これらを実装する基板の熱膨張率とが大きく異なることが原因であると考えられる。

【0006】 すなわち、シリコンからなる半導体チップ1の熱膨張率は、合成樹脂からなる基板3の熱膨張率よりきわめて小さいので、半導体チップ1が動作することにより生じる熱や他の電子部品が発する熱で半導体チップ1および基板3が加熱されると、図4中に矢印で示すようにこれらの伸びに違いが生じる。この結果、これらの部材の間に介在する突起電極2に剪断応力（熱応力）が生じ、突起電極2にクラック5が生じてしまうのである。

【0007】 このような不具合は、図5および図6に示すように、半導体チップと基板との間に合成樹脂を充填し、これらの相対的な変位を阻止することによって、ある程度は解消することができる。図5は例えば特開平4-219944号公報に開示された実装構造を示す断面図、図6は樹脂を注入する手法を説明するための断面図で、これらの図において前記図4で説明したものと同一もしくは同等部材については、同一符号を付し詳細な説明は省略する。

【0008】 図5に示す半導体チップ1と基板3との間には、熱硬化性樹脂6を充填して硬化させてある。この熱硬化性樹脂6を前記両者の間に充填するには、半導体

チップ1を基板3に実装した後に基板3を図6に示すように傾斜させ、注入ノズル7を使用して前記両者間の隙間に上側から液状の熱硬化性樹脂6を注入する。この熱硬化性樹脂6は粘度が低い液体とし、毛細管現象を利用して前記隙間に流し込む。

【0009】しかしながら、図5に示すように半導体チップ1を熱硬化性樹脂6によって基板3に接着してしまうと、後工程で半導体チップ1あるいは基板3の不良が検出されたときに不良品を交換することができない。

【0010】本発明はこのような問題点を解消するためになされたもので、熱応力が生じてクラックなどが発生せず、実装後も簡単に実装物を基板から外すことができる突起電極を形成する方法を提供することを目的とする。

【0011】

【課題を解決するための手段】第1の発明に係る突起電極の形成方法は、突起電極の先端部に第2の膜とは親和性がない有機材料または高分子材料からなる第1の膜を形成し、次いで、突起電極形成面に高分子材料からなる第2の膜を突起電極の基部が埋没するように形成し、この第2の膜が硬化した後に前記第1の膜を除去するものである。本発明によって形成した突起電極は、先端部が第2の膜から突出し、基部が第2の膜に埋没する。

【0012】また、第2の膜は、硬化時に突起電極の周囲に集まることから、突起電極に触れる部分の厚みが最も厚く、突起電極から離間するにしたがって次第に厚みが薄くなる。このため、突起電極の周囲の第2の膜の表面は、突起電極を頂点として末広がり状に延在する形状になる。さらに、第1の膜が第2の膜とは親和性がないことから、第2の膜の高分子材料が第1の膜に接触しても第1の膜上、すなわち突起電極の先端部上に残留することがない。

【0013】第2の発明に係る突起電極の形成方法は、第1の発明に係る突起電極の形成方法において、第1の膜を除去するときにこれを溶剤で溶解するものであり、第3の発明に係る突起電極の形成方法は、第1の膜の除去を超音波洗浄法によって行うものである。したがって、第1の膜を単純な作業によって除去することができる。

【0014】第4の発明に係る突起電極の形成方法は、突起電極の先端部に、第2の膜とは親和性がない材料であって第2の膜を形成する工程で加える熱により除去される有機材料または高分子材料からなる第1の膜を形成し、次いで、突起電極形成面に高分子材料からなる第2の膜を突起電極の基部が埋没するように形成するものである。本発明によって形成した突起電極は、先端部が第2の膜から突出し、基部が第2の膜に埋没する。

【0015】また、第2の膜は、塗布時に表面張力により突起電極の周囲に集まることから、突起電極に触れる部分の厚みが最も厚く、突起電極から離間するにしたが

って次第に厚みが薄くなる。このため、突起電極の周囲の第2の膜の表面は、突起電極を頂点として末広がり状に延在する形状になる。

【0016】さらに、第1の膜が第2の膜とは親和性がないことから、膜の形成に際して第2の膜の高分子材料が第1の膜に触れても第1の膜上、すなわち突起電極の先端部上に残留することがなく、第2の膜を形成するときに第1の膜が除去される。

【0017】第5の発明に係る突起電極の形成方法は、第1ないし第4の発明のうち何れか一つの突起電極の形成方法において、マスクを使用する印刷法によって第1の膜を形成するものであり、第6の発明に係る突起電極の形成方法は、第1の膜の材料を転写部材で突起電極に転写することによって第1の膜を形成するものであり、第7の発明に係る突起電極の形成方法は、第1の膜の材料からなる液体の液面に突起電極の先端部を浸漬させることによって第1の膜を形成するものである。第5～第7の発明によれば、複数の突起電極に第1の膜を均等に形成することができる。

【0018】

【発明の実施の形態】以下、本発明の一実施の形態を図1ないし図3によって詳細に説明する。ここでは、半導体チップに突起電極として半田バンプを形成するときの形態について説明する。

【0019】図1は本発明に係る突起電極の形成方法によって半田バンプを形成した半導体装置の斜視図、図2は図1に示した半導体装置の要部を拡大して示す断面図である。図3は本発明に係る突起電極の形成方法を説明するための断面図で、同図(a)は半田バンプを半導体チップ側に設けた状態を示し、同図(b)は半田バンプに第1の膜を形成した状態を示し、同図(c)は第2の膜を形成した状態を示す。

【0020】これらの図において、符号11はこの実施の形態による半導体装置を示す。この半導体装置11は、半導体チップ12の電極形成面にインタポーザ13を介して半田バンプ14を設けている。この半田バンプ14がこの実施の形態では本発明に係る突起電極を構成している。前記インタポーザ13は、図2に示すように、半導体チップ12に固着させたポリイミド製フィルムからなる基材フィルム13aと、この基材フィルム13の表面に形成したポリイミド系合成樹脂材料からなるソルダレジスト13bとからなり、前記基材フィルム13aに形成した配線パターンの半田バンプ用パッド13cに半田バンプ14を接合している。なお、前記配線パターンは、前記基材フィルム13aを貫通するスルーホール(図示せず)を介して半導体チップ11の電極に接続している。

【0021】半田バンプ14は、この実施の形態では球状の半田(半田ボール)を前記パッド13cに載置させた状態で溶融、凝固させることによってパッド13cに

5

接合させている。また、この半田バンプ14は、半導体チップ11の電極形成面の略全域にわたって配設されるように多数設けている。

【0022】図2において半田バンプ14の周囲を覆う符号15で示すものは、本発明に係る第2の膜を構成する補強用樹脂膜である。この樹脂膜15は、この実施の形態では、インタポーザ13に強固に接着するポリイミド系の合成樹脂を材料として形成し、半田バンプ14の基部（インタポーザ13側の略半部）が埋没しかつ半田バンプ14の先端部が露出するようにインタポーザ13 10の表面上に設けている。

【0023】また、この樹脂膜15は、後述する形成方法を探ることによって、半田バンプ14に触れる部分で厚みが最も厚くなり、半田バンプ14から離間するにしたがって次第に厚みが薄くなるように形成されている。言い換えれば、樹脂膜15における半田バンプ14の周囲の表面は、半田バンプ14を頂点として末広がり状に延在する形状に形成されている。このように樹脂膜15を末広がり状に形成することにより、インタポーザ13 20上における半田バンプ14どうしの間の中央となる部位には樹脂膜15が形成されてないか、樹脂膜15が薄膜状に形成されるようになる。

【0024】次に、樹脂膜15を形成する手法を図3(a)～(c)によって詳細に説明する。まず、図3(a)に示すように、インタポーザ13上に半田バンプ14を形成し、次いで、半田バンプ14の先端部にマスク用膜16を形成する。このマスク用膜16が本発明に係る第1の膜を構成している。このマスク用膜16は、前記樹脂膜15と親和性がない合成樹脂材料によって形成している。ここでいう親和性とは、二つの材料が互いに混合あるいは融合したり、一方の材料の表面を他方の材料が濡れ拡がる性質のことである。すなわち、親和性がないとは、互いに親和力をもたない性質をいい、ここでは、マスク用膜16をフッ素系合成樹脂とし、樹脂膜15をポリイミド系合成樹脂としている。 30

【0025】マスク用膜16を半田バンプ14の先端部のみに形成するには、この実施の形態では転写法を採用している。詳述すると、フッ素系樹脂材を溶媒中に溶解させてなる液体をゴムローラ（図示せず）の外周面の全域に膜厚が一定になるように塗布し、このゴムローラを半田バンプ14の先端部に押し付けながら転動させることによって、ゴムローラから半田バンプ14に前記液体を転写している。この液体中の溶媒を蒸発させることによって、フッ素系合成樹脂が半田バンプ14上に定着し、マスク用膜16が形成される。このマスク用膜16の形成方法が第6の発明を構成し、前記ゴムローラが第6の発明に係る転写部材を構成している。 40

【0026】このようにマスク用膜16を形成した後、図3(c)に示すように、バンプ形成面を上側にしてインタポーザ13上に前記樹脂膜15の合成樹脂材料を塗 50

6

布する。この実施の形態では、ポリイミド系樹脂を例えばNMP溶液からなる溶媒中に溶解させてなる液体をインタポーザ13上にスプレーコーティング法によって塗布している。

【0027】このとき、半田バンプ14上のマスク用膜16は、樹脂膜15とは親和性がない材料によって形成していることから、前記液体はマスク用膜16に接触したとしてもこれに弾かれ、マスク用膜16上に濡れ拡がることのない。すなわち、前記液体は、マスク用膜16が露出する状態でインタポーザ13上に塗布される。なお、前記液体の塗布量は、半田バンプ14の基部（マスク用膜16で覆われずに露出している部分）が埋没するように設定している。樹脂膜15の合成樹脂材料を上記したようにインタポーザ13に塗布した後、これを加熱炉中で加熱して硬化させることによって、樹脂膜15が形成される。

【0028】樹脂膜15を形成するポリイミド系合成樹脂は熱硬化性樹脂であり、樹脂膜15を硬化させるためには加熱しなければならない。この時、硬化温度が半田融点温度より低い場合に半田形状はそのまの形を保ち、硬化温度が半田融点温度より高い場合に、半田バンプ14は溶融するが半田形状は表面張力により略球形に保たれる。また、樹脂膜15は、表面張力によって半田バンプ14の周囲に集まり、硬化するときには溶媒が蒸発することにより体積が減少する。このため、樹脂膜15は半田バンプ14に触れる部分の厚みが最も厚く、半田バンプ14から離間するにしたがって次第に厚みが薄くなり、半田バンプ14の周囲の表面が半田バンプ14を頂点として末広がり状に延在する形状に形成される。 50

【0029】次に、マスク用膜16を半田バンプ14から除去する。マスク用膜16を除去するには、この実施の形態では、フッ素系合成樹脂が溶解しかつポリイミド系合成樹脂が溶解しない溶剤でマスク用膜16を溶解することによって実施する。例えば、前記溶剤を染み込ませた布で半田バンプ14を擦ることによりマスク用膜16を拭き取ったり、前記溶剤を半田バンプ14に吹きかけて洗浄することによって実施する。このマスク用膜16を除去する方法が第2の発明を構成している。マスク用膜16を半田バンプ14から除去することにより、図1および図2に示すように、先端部が露出しかつ基部が樹脂膜15に埋没する状態で半田バンプ14が形成される。

【0030】このように半田バンプ14および樹脂膜15を形成することによって、半導体装置11の製造工程が終了する。この半導体装置11は、半田バンプ14の先端部を実装用基板（図示せず）の半田付け用パッドに載置させた状態でリフロー炉に供給し、半田バンプ14を溶融、凝固させてこの実装用基板に実装する。実装後、半導体チップ12が動作することにより生じる熱や他の電子部品が発する熱で半導体装置11および実装用

基板が加熱されると、これら両者の熱膨張率の違いから半田バンプ14の基部に剪断応力が生じる。

【0031】しかし、半田バンプ14の基部は樹脂膜15に埋没しており、樹脂膜15によって補強されているから、この半田バンプ14は前記剪断応力によって偏位することが阻止される。また、補強を半田バンプ14の基部のみに対して実施することができるので、この半田バンプ14を介して互いに接続する半導体装置11と実装用基板の間に、従来用いていた図5の熱硬化性樹脂6のような補強用部材を介在させなくてよい。このため、実装後に再び加熱して半田バンプ14を溶融させることにより、前記二つの部材を半田バンプ14が境になるように分離させることができるから、これら二つの部材の一方が不良品であったとしてもこれを簡単に交換することができる。

【0032】さらに、樹脂膜15は、その形成に際して毛細管現象により硬化時に半田バンプ14の周囲に集まることから、半田バンプ14に触れる部分の厚みが最も厚く、半田バンプ14から離間するにしたがって次第に厚みが薄くなる。このため、半田バンプ14の周囲の樹脂膜15の表面は、半田バンプ14を頂点として末広がりに延在する形状になる。このため、半田バンプ14に生じた応力が樹脂膜15に分散し易い。

【0033】さらにまた、マスク用膜16が樹脂膜15とは親和性がないことから、膜の形成に際して樹脂膜15の材料がマスク用膜16に接触してもマスク用膜16上、すなわち半田バンプ14の先端部上に残留することがない。このため、マスク用膜16を除去することにより半田バンプ14の先端部が露出するから、実装時に半田付け部分に樹脂膜15の材料などの異物が接続に影響を与えない。その上、樹脂膜15の材料をインタポーザ13のバンプ形成面に塗布するに当たって半田バンプ14を避けるように実施しなくてよい。

【0034】加えて、マスク用膜16を半田バンプ14の先端部に形成するために上述したように転写法を採用すると、多数存在する半田バンプ14にマスク用膜16を均等に形成することができる。このため、半田バンプ14の基部を補強する樹脂膜15の高さが全ての半田バンプ14において均等になる。また、マスク用膜16を除去するときにこれを溶剤で溶解することによって実施すると、マスク用膜16を単純な作業によって除去することができる。

【0035】なお、この実施の形態では突起電極として半田バンプ14を用いる例を示したが、突起電極はこれに限定されることはなく、例えば金バンプでもよい。また、本発明に係る突起電極の形成方法は、この実施の形態で示したように半導体チップ12を実装用基板に実装するための半田バンプ14に適用する他に、半導体チップを実装したプリント配線板を他の基板に表面実装するとき、すなわちBGA型半導体装置を基板に実装するとき用いる半田バンプに適用することもできる。

【0036】さらに、バンプ形成面を形成する部材（インタポーザ13）、樹脂膜15およびマスク用膜16の材料と、これら両膜の形成方法およびマスク用膜16の除去方法は、以下に説明するように適宜変更することができる。

【0037】（1）樹脂膜15の材料について
樹脂膜15の材料は、バンプおよびバンプ形成面を形成する部材に強固に接着するものが好ましい。バンプ形成面の材料に適合する樹脂膜15の材料と、相対的な接着強度を下記の表1に示す。また、下記の樹脂膜15の材料は、バンプに対しては十分な接着強度が保たれるものである。

【0038】

【表1】

パンプ形成面の材料	樹脂膜15の材料	接着強度
ポリイミド系合成樹脂 (本実施の形態)	ポリイミド系合成樹脂 エポキシ系合成樹脂 フェノール系合成樹脂	大 中 中
ガラス・エポキシ基板	エポキシ系合成樹脂 フェノール系合成樹脂 アクリル系合成樹脂 ポリイミド系合成樹脂	大 大 中 小
セラミック基板	フェノール系合成樹脂 エポキシ系合成樹脂 アクリル系合成樹脂 ポリイミド系合成樹脂	大 大～中 中 中
シリコンチップ (フリップチップ)	ポリイミド系合成樹脂 エポキシ系合成樹脂 フェノール系合成樹脂	大 大 大

樹脂膜15の材料は、上述した各合成樹脂の中ではエポキシ系合成樹脂が安価でよい。

【0039】(2) マスク用膜16の材料について
マスク用膜16の材料は、樹脂膜15の材料とは親和性がない材料であればどのようなものでもよい。これら両

材料の代表的な組み合わせおよび親和性がない度合いを下記の表2に示す。

【0040】

【表2】

樹脂膜15の材料	マスク用膜16の材料	親和性がない度合い
ポリイミド系合成樹脂 (本実施の形態)	フッ素系合成樹脂 フッ素系合成オイル パラフィン系樹脂 パラフィン系オイル	大 大 小 小
エポキシ系合成樹脂 (溶媒: 外、7/10-カ)	フッ素系合成樹脂 フッ素系合成オイル パラフィン系樹脂 パラフィン系オイル	大 大 小 小
フェノール系合成樹脂 (溶媒: 外、7/10-カ)	フッ素系合成樹脂 フッ素系合成オイル パラフィン系樹脂 シリコン系樹脂 シリコン系オイル	大 大 小 中 中
アクリル系合成樹脂 (水溶性のもの)	フッ素系合成樹脂 フッ素系合成オイル パラフィン系樹脂 パラフィン系オイル シリコン系樹脂 シリコン系オイル	大 大 大 大 中 中

マスク用膜16の材料は、フッ素系合成樹脂が最適であるが、パラフィン系樹脂・オイルの方が安価でよい。

【0041】(3) マスク用膜16の形成方法について
マスク用膜16を半田バンプ14の先端部に形成するに
は、マスク(図示せず)を使用する印刷法を採用するこ
とができる。詳述すると、半田バンプ14の先端部と対
応する部分のみが開口するマスクを半導体チップ12あ
るいはBGA型半導体装置に重ね、このマスクの上にス
キージによってマスク用膜16の材料を塗り上げるこ
とによって、マスク用膜16を形成する。このマスク用膜
の形成方法が第5の発明を構成している。また、マスク
用膜16の材料からなる液体に半田バンプ14の先端部
を浸漬させることによってマスク用膜16を形成する
ことができる。この構成を採る場合、前記液体を厚み
(深さ)が一定になるように受け皿などに溜め、この液
体に半田バンプ14の先端部を受け皿の底につくまで浸
漬させる。このマスク用膜の形成方法が第7の発明を構
成している。このような手法でマスク用膜16を形成し
ても前記実施の形態と同じ効果を奏する。

【0042】(4) マスク用膜16の除去方法について
マスク用膜16を除去するには、溶剤で溶解する手法を
採る他に、超音波洗浄法を採ることもできる。超音波洗
浄法で除去できるマスク用膜の材料は、半田バンプ14
との密着性が相対的に低いパラフィン系樹脂、パラフィ

ン系オイル、シリコン系樹脂、シリコン系オイルで
ある。このマスク用膜の除去方法が第3の発明を構成し
ている。また、マスク用膜16の材料として前記表2に
示したフッ素系合成オイル、パラフィン系樹脂、または
パラフィン系オイルは、樹脂膜15を硬化させるときの
温度で蒸発または分解して除去されてしまうものもある
ので、この性質を利用して除去することができる。すな
わち、前記樹脂またはオイルでマスク用膜16を形成す
ると、樹脂膜15を加熱して硬化させるときに除去され
るので、樹脂膜15の硬化後に専らマスク用膜16を除
去するための工程が不要である。このようにマスク用膜
16を蒸発または分解させて除去する方法が第4の発明
を構成している。

【0043】(5) 樹脂膜15の形成方法について
樹脂膜15をインタポーザ13上に塗布する手法は、樹
脂膜15の厚みを正確に設定することができればどのよ
うな手法でもよい。例えば前記実施の形態で説明したス
プレーコーティング法の他に、スピニング法、
ポットイング法、マスク印刷法およびディッピング法な
どを採用することができる。スピニング法は、
インタポーザ13上に樹脂膜15の材料からなる液体を
適下し、インタポーザ13を半導体チップ12とともに
高速で回転させることによって実施する。ポットイング
法は、インタポーザ13上に樹脂膜15の材料からなる

液体をパンプ形成面の全域にわたって適下することによって実施する。マスク印刷法は、半田パンプ14およびその周辺と対応する部分が開口するマスクをインタポーザ13上に位置決めし、このマスク上に樹脂膜15の材料からなる液体をスキージによって塗り拡げることによって実施する。ディッピング法は、インタポーザ13を半導体チップ12とともに樹脂膜15の材料からなる液体中に浸漬させることによって実施する。

【0044】

【実施例】図1～図3で示した形態の半導体装置11を実装用基板に実装し、下記の信頼性試験を実施したところ、耐温度サイクル性が向上することが判明した。

温度サイクル条件 : -40～125℃

補強用樹脂膜なし : 250サイクル

補強用樹脂膜15あり : 1000サイクル

なお、この試験を実施するに当たり用いた試料は、パッケージサイズが7.5mm角、半田パンプ14の寸法が直径にして200～250μm、半田パンプ14の周囲の樹脂膜15の高さ(厚み)は100～150μmである。

【0045】

【発明の効果】第1の発明に係る突起電極の形成方法は、突起電極の先端部に第2の膜とは親和性がない有機材料または高分子材料からなる第1の膜を形成し、次いで、突起電極形成面に高分子材料からなる第2の膜を突起電極の基部が埋没するように形成し、この第2の膜が硬化した後に前記第1の膜を除去するため、突起電極を先端部が第2の膜から突出しかつ基部が第2の膜に埋没する状態で形成することができる。

【0046】したがって、突起電極の基部を第2の膜で補強することができるから、この突起電極を介して接続する二つの部材の熱膨張率が大きく異なる場合でも、突起電極に熱応力によるクラックなどが生じることがないか、または生じる場合でも著しく長寿命化することができる。しかも、補強を突起電極の基部のみに対して実施することができるので、この突起電極を介して互いに接続する二つの部材の間に補強用部材を介在させなくてよい。このため、実装後に前記二つの部材を突起電極が境になるように分離させることができるから、これら二つの部材の一方が不良品であったとしてもこれを簡単に交換することができる。

【0047】また、第2の膜は、硬化時に突起電極の周囲に集まることから、突起電極に触れる部分の厚みが最も厚く、突起電極から離間するにしたがって次第に厚みが薄くなる。このため、突起電極の周囲の第2の膜の表面は、突起電極を頂点として末広がり状に延在する形状になる。したがって、突起電極に生じた熱応力が第2の膜に分散し易いので、第2の膜で補強されることが相俟って突起電極の熱応力に対する耐力を高めることができる。

【0048】さらに、第1の膜が第2の膜とは親和性がないことから、第2の膜の高分子材料が第1の膜に接触しても第1の膜上、すなわち突起電極の先端部上に残留することがない。したがって、第1の膜を除去することにより突起電極の先端部が露出するから、実装時に接続部分に第2の膜の材料などの異物が接続に影響を与えることなく、信頼性が高い。しかも、第2の膜の材料を突起電極形成面に塗布するに当たって突起電極を避けるように実施しなくてよいので、第2の膜の材料を塗布する手法として、塗布位置を選択せずに実施できる簡単な手法を採用することができる。

【0049】第2の発明に係る突起電極の形成方法は、第1の発明に係る突起電極の形成方法において、第1の膜を除去するときこれを溶剤で溶解するものであり、第3の発明に係る突起電極の形成方法は、第1の膜の除去を超音波洗浄法によって行うものであるため、第1の膜を単純な作業によって除去することができる。したがって、第1の膜を除去するためにコストアップになるのを可及的に低く抑えることができる。

【0050】第4の発明に係る突起電極の形成方法は、突起電極の先端部に、第2の膜とは親和性がない材料であって第2の膜を形成する工程で加える熱により除去される有機材料または高分子材料からなる第1の膜を形成し、次いで、突起電極形成面に高分子材料からなる第2の膜を突起電極の基部が埋没するように形成するため、突起電極を先端部が第2の膜から突出しかつ基部が第2の膜に埋没する状態で形成することができる。

【0051】したがって、突起電極の基部を第2の膜で補強することができるから、この突起電極を介して接続する二つの部材の熱膨張率が大きく異なる場合でも、突起電極に熱応力によりクラックなどが生じることがない。しかも、補強を突起電極の基部のみに対して実施することができるので、この突起電極を介して互いに接続する二つの部材の間に補強用部材を介在させなくてよい。このため、実装後に前記二つの部材を突起電極が境になるように分離させることができるから、これら二つの部材の一方が不良品であったとしてもこれを簡単に交換することができる。

【0052】また、第2の膜は、硬化時に突起電極の周囲に集まることから、突起電極に触れる部分の厚みが最も厚く、突起電極から離間するにしたがって次第に厚みが薄くなる。このため、突起電極の周囲の第2の膜の表面は、突起電極を頂点として末広がり状に延在する形状になる。したがって、突起電極に生じた熱応力が第2の膜に分散し易いので、第2の膜で補強されることが相俟って突起電極の熱応力に対する耐力を高めることができる。

【0053】さらに、第1の膜が第2の膜とは親和性がないことから、第2の膜の高分子材料が第1の膜にかかっても第1の膜上、すなわち突起電極の先端部上に残留

15

することがなく、第2の膜を形成するときに第1の膜が除去される。したがって、第2の膜を形成することによって突起電極の先端部が露出するから、実装時に接続部分に第1の膜や第2の膜の材料などの異物が接続に影響を与えることなく、信頼性が高い。その上、第1の膜を除去するための工程が不要であるので、突起電極を形成するために2種類の膜を使用してそのうちの一つの膜

(第2の膜)のみを残すに当たり、工程数が少なくてよい。加えて、第2の膜の材料を突起電極形成面に塗布するに当たって突起電極を避けるように実施しなくてよいので、第2の膜の材料を塗布する手法として、塗布位置を選択せずに実施できる簡単な手法を採用することができる。

【0054】第5の発明に係る突起電極の形成方法は、第1ないし第4の発明のうち何れか一つの突起電極の形成方法において、マスクを使用する印刷法によって第1の膜を形成するものであり、第6の発明に係る突起電極の形成方法は、第1の膜の材料を転写部材で突起電極に転写することによって第1の膜を形成するものであり、第7の発明に係る突起電極の形成方法は、第1の膜の材料からなる液体の液面に突起電極の先端部を浸漬させることによって第1の膜を形成するものであるため、これ

16

らの発明によれば、多数存在する突起電極に第1の膜を均等に形成することができる。したがって、第5～第7の発明に係る方法によって突起電極を形成すると、突起電極の基部を補強する第2の膜の高さが全ての突起電極において均等になるから、多数存在する突起電極を第2の膜で補強するに当たってばらつきがない。

【図面の簡単な説明】

【図1】 本発明に係る突起電極の形成方法によって半田バンプを形成した半導体装置の斜視図である。

【図2】 図1に示した半導体装置の要部を拡大して示す断面図である。

【図3】 本発明に係る突起電極の形成方法を説明するための断面図である。

【図4】 従来のフリップチップ実装の例を示す断面図である。

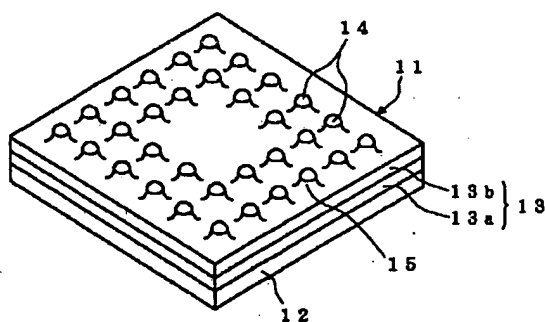
【図5】 従来の実装構造を示す断面図である。

【図6】 樹脂を注入する手法を説明するための断面図である。

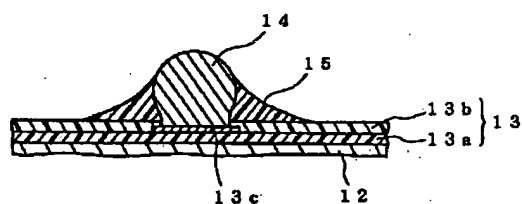
【符号の説明】

11…半導体装置、12…半導体チップ、13…インターポーザ、14…半田バンプ、15…樹脂膜、16…マスク用膜。

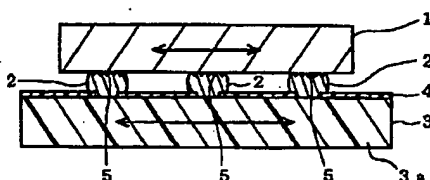
【図1】



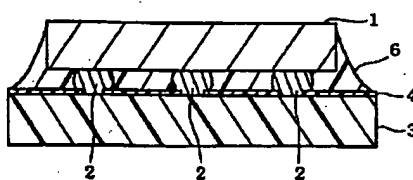
【図2】



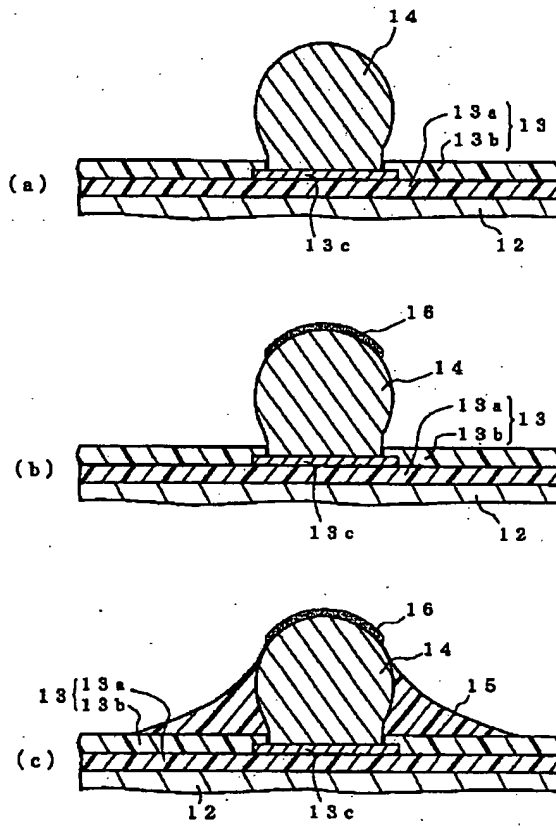
【図4】



【図5】



【図3】



【図6】

